

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-307226

(43)公開日 平成11年(1999)11月5日

(51)Int.Cl.<sup>6</sup>

識別記号

F I

H 0 1 T 15/00

H 0 1 T 15/00

B

審査請求 未請求 請求項の数 2 O L (全 4 頁)

(21)出願番号 特願平10-106708

(22)出願日 平成10年(1998)4月16日

(71)出願人 000003942

日新電機株式会社

京都府京都市右京区梅津高畝町47番地

(72)発明者 斉藤 宗敬

京都府京都市右京区梅津高畝町47番地 日

新電機株式会社内

(72)発明者 大木 秀人

京都府京都市右京区梅津高畝町47番地 日

新電機株式会社内

(72)発明者 中井 仁志

京都府京都市右京区梅津高畝町47番地 日

新電機株式会社内

(74)代理人 弁理士 石田 敬 (外 3 名)

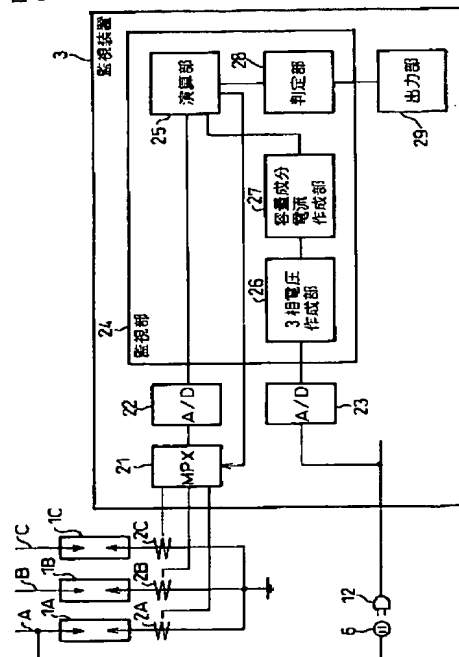
(54)【発明の名称】 アレスタ劣化監視装置

(57)【要約】

【課題】 各相ごとに計測した漏れ電流から抵抗成分電流を得るために必要だった系統電圧の入力手段を不要として、装置の構成を簡単なものとする。

【解決手段】 外部電源6から装置電源を入力する手段12と、計測されたアレスタ1の漏れ電流を入力する手段と、装置電源から容量成分の電流波形を作成する手段26、27と、検出したアレスタの漏れ電流の波形から容量成分の電流波形を差し引いて抵抗成分の波形を算出する演算手段25と、この算出した抵抗成分の電流波形に基づいてアレスタの劣化の程度を判定する手段28とを設ける。装置電源は外部電源から得るが、この外部電源は系統電圧と同期しているため、系統に接続された容量に流れる電流の容量成分を、装置電源の電圧波形から作成することができる。これにより、系統の計器用変圧器から計測電圧を入力する手段を設ける必要がなくなる。

図 3



## 【特許請求の範囲】

【請求項1】 アレスタの漏れ電流を計測することにより前記アレスタの劣化を監視するアレスタ劣化監視装置において、

外部電源から装置電源を入力する手段と、

前記計測されたアレスタの漏れ電流を入力する手段と、  
前記装置電源から容量成分の電流波形を作成する手段と、

前記検出したアレスタの漏れ電流の波形から前記容量成分の電流波形を差し引いて漏れ電流の抵抗成分の電流波形を算出する演算手段と、

この算出した抵抗成分の電流波形に基づいて前記アレスタの劣化の程度を判定する手段とを具備するアレスタ劣化監視装置。

【請求項2】 前記アレスタの漏れ電流を入力する手段が3相分設けられ、前記装置電源から3相分の電圧波形を作成する手段を具備し、前記容量成分の電流波形を作成する手段が、前記作成した3相の電圧波形ごとに前記漏れ電流の容量成分の波形を作成する請求項1に記載のアレスタ劣化監視装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電力機器に使用されるアレスタの劣化を監視する装置に関するものである。

【0002】

【従来の技術】アレスタは、送電線路の開閉又は雷放電などによる過電圧がある限度を超えたとき、これを放電し、続流を短時間のうちに遮断することによって系統に接続された電力機器を過電圧から保護する。このアレスタの劣化により重大な事故に至ることを防止するために、アレスタの劣化を監視する装置が提案されている。

【0003】図1は、アレスタ劣化監視装置の第1の従来例の回路構成を示す。図示の装置は、系統Aに接続されたアレスタ1の接地側に直列に漏れ電流変流器2を接続し、アレスタ1に流れる漏れ電流 $I$ を計測する。なお、この漏れ電流 $I$ は、抵抗成分の電流 $I_R$ と容量成分の電流 $I_C$ の合成値である。容量成分電流 $I_C$ は、アレスタ1の劣化に関係なくほぼ一定であり、その値は抵抗成分電流 $I_R$ よりはるかに大きく、波形は正弦波である。抵抗成分電流 $I_R$ は、アレスタ1の劣化に伴って増加し、その値は容量成分電流 $I_C$ に比べて無視できるほど小さく、かつ、波形は歪み波形である。漏れ電流変流器2の出力は増幅器8により増幅されて演算回路10に入力される。

【0004】アレスタ1が接続される系統Aに計器用変圧器7が接続され、計器用変圧器7の出力は増幅器9により増幅されて演算回路10に入力される。演算回路10では、計器用変圧器7が計測した電圧波形の微分波形を作成する。この微分波形は、系統に接続された容量に

流れる電流と同一位相となる。演算回路10では、更に、この微分波形の波高値をアレスタ1の漏れ電流 $I$ の波高値と一致するように増幅する。この増幅された波形は、漏れ電流 $I$ の容量成分電流 $I_C$ とほぼ同一位相、同一波高値となる。したがって、演算回路10で、漏れ電流 $I$ の波形から容量成分電流 $I_C$ にほぼ等しい波形を差し引くことにより、抵抗成分電流 $I_R$ の波形を得ることができる。そして、算出回路10は、この抵抗成分 $I_R$ に基づいてアレスタ1の劣化の有無を判定する。

【0005】なお、以上説明したアレスタ劣化監視装置を3相分のアレスタに適用する場合は、図1の回路構成を3相のアレスタのそれぞれに対して設ける。図2は、アレスタ劣化監視装置の第2の従来例を示す。図示の装置は、3相のアレスタ1A、1B、1Cの共通の接地側に1つの漏れ電流変流器2を接続する。ここで、上述のように、漏れ電流 $I$ の容量成分電流 $I_C$ は、互いに $120^\circ$ 位相がずれた正弦波であるため、アレスタ1の共通の接地側においては互いに打ち消し合う。このため、漏れ電流変流器2は、容量成分電流 $I_C$ を検知しない。また、漏れ電流 $I$ の抵抗成分電流 $I_R$ は、ひずみ波形であるため、3相分を合成しても、互いに打ち消し合わない成分を有しているため、漏れ電流変流器2は抵抗成分電流 $I_R$ を検知する。漏れ電流変流器2の出力は監視装置3に入力され、監視装置3は、この出力電流波形に基づいてアレスタ1の劣化の有無を判定する。

【0006】

【発明が解決しようとする課題】上記図1の第1の従来例では、各相ごとに計器用変圧器7を設ける必要があり、監視装置に計器用変圧器からの電圧波形を入力する端子を設ける必要がある。このためコストの上昇をまねく。また、図2の第2の従来例では、漏れ電流変流器2が抵抗成分電流のみを計測するので回路構成が簡単となるが、3相のアレスタのどのアレスタが劣化したのかを判定することができない。

【0007】本発明は、アレスタの漏れ電流を計測してアレスタの劣化を監視する装置において、各相ごとに計測した漏れ電流から抵抗成分電流を得るために必要だった系統電圧の入力手段を不要として、装置の構成を簡単なものとするを目的とするものである。また、本発明は、上記アレスタ劣化監視装置において、3相アレスタのうちの劣化した相を特定することが可能な監視装置を提供することを目的とするものである。

【0008】

【課題を解決するための手段】本発明は上記目的を達成するためになされたものである。本発明は、アレスタの漏れ電流を計測することによりアレスタの劣化を監視するアレスタ劣化監視装置において、外部電源から装置電源を入力する手段と、計測されたアレスタの漏れ電流を入力する手段と、装置電源から容量成分の電流波形を作

成する手段と、検出したアレスタの漏れ電流の波形から容量成分の電流波形を差し引いて抵抗成分の波形を算出する演算手段と、この算出した抵抗成分の電流波形に基づいてアレスタの劣化の程度を判定する手段とを設ける。

【0009】上記本発明においては、系統に接続された容量に流れる電流の容量成分を、装置電源の電圧波形から作成する。装置電源は外部電源から得るが、この外部電源は系統電圧と同期しているため、系統に接続された容量に流れる電流の容量成分を、装置電源の電圧波形から作成することができる。これにより、本発明においては、系統に計器用変圧器を設ける必要がなくなり、計器用変圧器からの電圧を監視装置に入力する手段が不要となる。したがって、本発明によれば、装置の構成を簡単なものとすることができる。

【0010】また、アレスタが3相分設けられている場合、容量成分の電流波形は、各相ごとに作成する必要がある。本発明においては、単相の外部電源から最初に3相の電圧波形を作成し、この3相分の電圧波形から、各相ごとの漏れ電流の容量成分の波形を作成する。これにより、3相のアレスタの劣化監視に対応することができる。

【0011】

【発明の実施の形態】図3は、本発明を適用したアレスタ劣化監視装置の回路構成を示す。3相の系統の各相A、B、Cにアレスタ1A、1B、1Cが接続される。各相のアレスタ1A、1B、1Cの接地側のそれぞれに漏れ電流変流器2A、2B、2Cが接続される。漏れ電流変流器2A、2B、2Cの各出力は、監視装置3に入力される。

【0012】監視装置3において、漏れ電流変流器2A、2B、2Cの出力は、マルチプレクサ21へ入力される。マルチプレクサ21は、演算部25の制御により、各相のアレスタ1A、1B、1Cの漏れ電流信号を順次選択して、A-D変換器22へ出力する。監視装置3は、外部電源6と接続して装置3へ外部電源6から電源を入力するプラグ12を有する。外部電源6は系統の1相Aから取られているので、装置電源の電圧は系統電圧Aと同期する。プラグ12から入力された装置電源の電圧が第2のA-D変換器23に入力される。

【0013】第1及び第2のA-D変換器22、23によりデジタル信号に変換された信号は、監視部24に入力される。監視部24は、CPUにより構成される。監視部24において、第1のA-D変換器22の出力は演算部25に入力される。演算部25においては、マルチプレクサ21を切り換えて、3相のアレスタ1A、1B、1Cのうちの1つの漏れ電流信号を選択し、一定のサンプリング周期で第1のA-D変換器22の出力の信号値を取り込んで、漏れ電流波形を記憶する。

【0014】第2のA-D変換器23の出力は、監視部

24の3相電圧作成部26に入力される。外部電源は単相であり、この単相電圧の位相は、系統電圧の1つの相Aと一致をしている。3相電圧作成部26では、一定のサンプリング周期で、第2のA-D変換器23の出力信号値を取り込んで電圧波形を記憶する。そして、記憶した電圧波形からそれぞれ120°位相をずらした電圧波形を作成することにより、他の2つの相の電圧波形を作成する。これにより、系統A、B、Cの電圧に相当する3相電圧波形が作成される。

10 【0015】容量成分電流作成部27では、3相電圧作成部26が作成した各相ごとの電圧波形を微分する。これにより、系統に接続された容量成分電流と位相が一致した電流波形が作成される。更に、容量成分電流作成部27は、演算部24に記憶された漏れ電流波形から対応する相の漏れ電流の波高値を読み出し、作成した電流波形の波高値と一致させる。これにより、漏れ電流I<sub>0</sub>の容量成分電流I<sub>c</sub>とはほぼ同一位相、同一波高値の電流波形が各相ごとに得られる。この電流波形は演算部24に入力される。

20 【0016】演算部24では、マルチプレクサ21を切り換えて、3相のアレスタ1A、1B、1Cの漏れ電流I<sub>0</sub>の電流波形を記憶すると共に、容量成分電流作成部27が作成した容量成分電流I<sub>c</sub>の波形を記憶する。そして、漏れ電流I<sub>0</sub>の波形から容量成分電流I<sub>c</sub>の波形を差し引く。漏れ電流I<sub>0</sub>は、抵抗成分電流I<sub>r</sub>と容量成分電流I<sub>c</sub>の合成であるから、上記演算により、抵抗成分電流I<sub>r</sub>が得られる。

30 【0017】判定部28では、得られた抵抗成分電流I<sub>r</sub>に基づいてアレスタ1の劣化の程度を判定する。判定部28は、電流値がしきい値を超えた場合、又は、アレスタ1の劣化時に発生する特有な波形が観察された場合に、アレスタ1が劣化したと判定する。判定部28からアレスタ1が劣化したことを示す信号が出力されると、出力部29は、信号出力、ブザーの鳴動、ランプ表示などの警報を発する。

【0018】以上、本発明を3相アレスタの監視に用いる例について説明をしてきたが、アレスタの相数は任意のものでできる。単相のアレスタに適用する場合には、3相電圧作成部26を省略することができる。

40 【図面の簡単な説明】

【図1】アレスタ劣化監視装置の第1の従来例を示す回路図。

【図2】アレスタ劣化監視装置の第2の従来例を示す回路図。

【図3】本発明を適用したアレスタ劣化監視装置の回路構成を示す図。

【符号の説明】

1A、1B、1C…アレスタ

2A、2B、2C…漏れ電流変流器

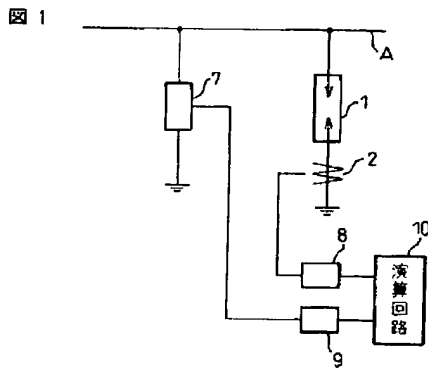
3…監視装置

6…外部電源  
 12…プラグ  
 21…マルチプレクサ  
 22…第1のA-D変換器  
 23…第2のA-D変換器  
 24…監視部

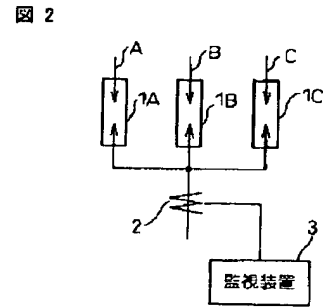
\* 25…3相電圧作成部  
 26…容量成分電流作成部  
 27…演算部  
 28…判定部  
 29…出力部

\*

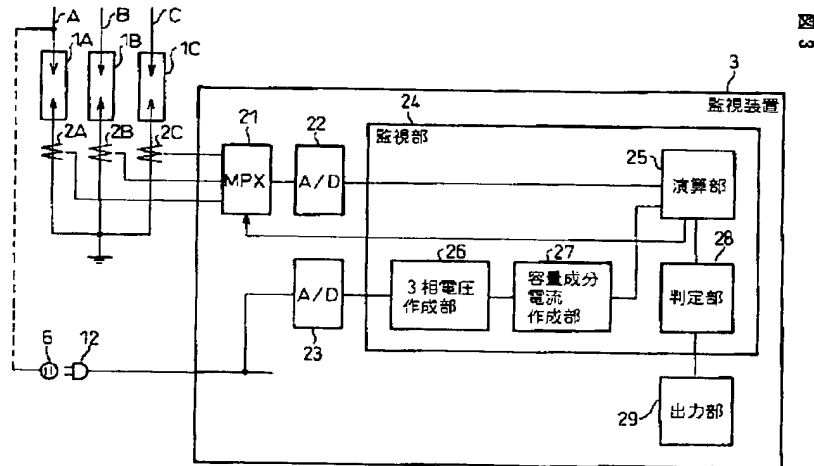
【図1】



【図2】



【図3】



(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: 11307226 A

(43) Date of publication of application: 05.11.1999

(51) Int. Cl. H01T 15/00

(21) Application number: 10106708

(22) Date of filing: 16.04.1998

(71) Applicant: NISSIN ELECTRIC CO LTD

(72) Inventor: SAITO MUNECHIKA

OKI HIDETO

NAKAI HITOSHI

## (54) ARRESTOR DETERIORATION MONITORING DEVICE

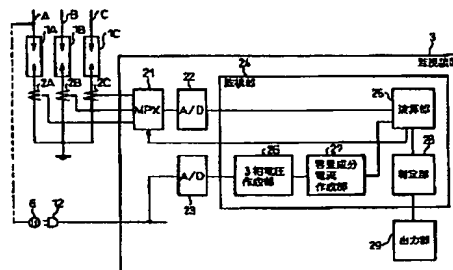
## (57) Abstract:

**PROBLEM TO BE SOLVED:** To simplify device constitution by eliminating the need for a system voltage input means which has been needed to obtain a resistance component current from a leakage current measured for each phase.

**SOLUTION:** This device is provided with a means 12 for inputting device power from an external power supply 6, a means for inputting the measured leakage currents of arrestors 1A-1C, means 26, 27 for originating the current waveform of a capacity component from the device power, a computing means 25 for calculating the waveform of a resistance component by subtracting the current waveform of the capacity component from the waveforms of the detected leakage currents of the arrestors 1A-1C, and a means 28 for determining the degree of deterioration of each of the arrestors 1A-1C according to the calculated current waveform of

the resistance component. The device power is obtained from time external power supply 6, and since the external power supply 6 is synchronized with a system voltage, the capacity component of a current flowing in a capacity connected to a system can be originated from the voltage waveform of the device power. Therefore, the need to provide a means for inputting the measured voltage from a potential transformer of the system is eliminated.

COPYRIGHT: (C)1999,JPO



**THIS PAGE BLANK (USPTO)**

Docket # 2003P11735

Applic. # \_\_\_\_\_

Applicant: H. Schillert, et

al.  
Lerner Greenberg Sterner LLP

Post Office Box 2480

Hollywood, FL 33022-2480

Tel: (954) 925-1100 Fax: (954) 925-1101